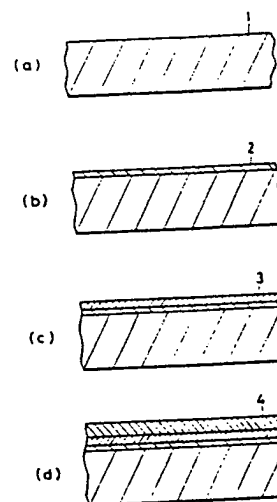


**(54) BLANK BOARD FOR CIRCUIT BOARD USE**

(11) 3-259594 (A) (43) 19.11.1991 (19) JP  
 (21) Appl. No. 2-56428 (22) 9.3.1990  
 (71) FURUKAWA ELECTRIC CO LTD:THE (72) KENICHI OTANI(3)  
 (51) Int. Cl.<sup>3</sup>. H05K3/38

**PURPOSE:** To prevent a high-polymer material layer from being exfoliated from a copper layer by a method wherein the copper layer is formed on the surface of the high-polymer material layer and a copper nitride layer is formed between the high-polymer material layer and the copper layer.

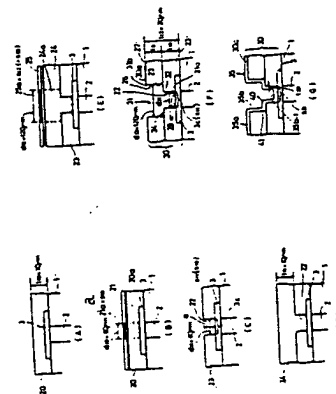
**CONSTITUTION:** A polyimide film 1 of 50 $\mu$ m thick is used as a high-polymer material layer; the surface of the polyimide film 1 is treated with an argon plasma; after that, a copper nitride layer 2 in 200 $\text{\AA}$  is formed by a reactive sputtering method while copper is used as a target and nitrogen is used as a carrier gas. After that, a copper layer 3 in 1 $\mu$ m is formed on the copper nitride layer 2 by a sputtering method using argon as a carrier gas. In addition, an electrolytic plating operation is executed onto it; the total thickness of the copper layer 3 by the sputtering method and a copper layer 4 by the electrolytic plating operation is set to 35 $\mu$ m; a blank board for circuit board use is manufactured.

**(54) FORMATION METHOD OF SURFACE CONDUCTOR LAYER**

(11) 3-259595 (A) (43) 19.11.1991 (19) JP  
 (21) Appl. No. 2-58673 (22) 9.3.1990  
 (71) FUJITSU LTD (72) MITSUO YAMASHITA  
 (51) Int. Cl.<sup>3</sup>. H05K3/40, H05K3/46

**PURPOSE:** To enhance the reliability of an electrical connection to a conductor part at the lower side by a method wherein an insulating film having a specified opening window is formed by executing coating operations of a photosensitive insulating material, exposure operations and developing operations several times and, after that, a surface conductor layer is formed on the surface of a part including the opening window in the insulating film.

**CONSTITUTION:** A photosensitive polyimide resin coating film 20 is formed, in  $T_{10}=10\mu\text{m}$  as 1/2 of a prescribed thickness  $t_{12}$ , on the surface of a ceramic substrate 1. Then, a first glass mask 21 is set; an exposure operation and a developing operation are executed; a first opening window part 22 and a first polyimide resin film part 23 are formed. Then, a second photosensitive polyimide resin coating film 23 is formed again in  $t_{11}=10\mu\text{m}$ ; a second glass mask 25 is set; an exposure operation and a developing operation are executed; a second opening window part 26 having a wider opening area and a second polyimide resin film part 27 are formed concentrically with the first opening window part 22. Thereby, an opening window 31 which is composed of the opening window parts 22 and 26 is formed in the part of a conductor part 3 of the substrate 1; a polyimide resin film 30 having the opening window 31 is formed. Then, a surface conductor layer 35 is formed.



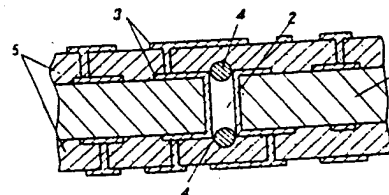
2: via hole. 3c: exposed part. 20a: part not exposed to light. 21a: black part. 24: second polyimide resin coating film. 24a: part not exposed to light. 25a: black part. 30a: surface. 31a: bottom side. 31b: opening-end side

**(54) MULTILAYER INTERCONNECTION BOARD AND ITS MANUFACTURE**

(11) 3-259596 (A) (43) 19.11.1991 (19) JP  
 (21) Appl. No. 2-58266 (22) 9.3.1990  
 (71) MATSUSHITA ELECTRIC IND CO LTD (72) MINEHIRO ITAGAKI  
 (51) Int. Cl.<sup>3</sup>. H05K3/46, H05K1/09

**PURPOSE:** To form an interconnection pattern also on a through-hole by a method wherein conductor layers on both faces of an insulating board are connected electrically by using a conductor layer at the inside of the through-hole, ceramic balls are inserted into the through-hole and the conductor layers and insulating layers are laminated alternately.

**CONSTITUTION:** A silver-palladium paste is printed and formed on the inner wall of a through-hole 2, 0.40mm in diameter in such a way that interconnection patterns designed on a baked insulating board 1 having the through-hole 2 are connected electrically to both faces of the insulating board 1. This assembly is baked to form conductor layers 3. Then, ceramic balls 4, composed of alumina or the like, whose diameter is 0.40mm are inserted into both opening parts of the through-hole 2; an insulating paste is printed on required parts on both faces of the insulating board 1; this assembly is baked to form insulating layers 5. Then, a silver-palladium paste is printed on the interconnection patterns designed on the insulating layers 5; this assembly is baked to form conductor layers 3.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平3-259594

⑮ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)11月19日

H 05 K 3/38

B

7011-4E

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 回路基板用素材板

⑰ 特 願 平2-56428

⑱ 出 願 平2(1990)3月9日

⑲ 発 明 者 大 谷 健 一 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

⑲ 発 明 者 田 口 栄 一 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

⑲ 発 明 者 関 収 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

⑲ 発 明 者 株 本 昭 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

⑲ 出 願 人 古河電気工業株式会社 東京都千代田区丸の内2丁目6番1号

⑲ 代 理 人 弁理士 佐藤 正年

## 明 細 書

## 1. 発明の名称

回 路 基 板 用 素 材 板

## 2. 特許請求の範囲

高分子材料層の表面に銅層が設けられた回路基板用素材板において、前記高分子材料層と銅層の間に窒化銅層が形成されたことを特徴とする回路基板用素材板。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は、コンピュータ、ワードプロセッサ等の電子回路基板に使用される素材板に関するものである。

## 〔従来の技術〕

従来、電子回路基板の素材板としては、ガラスクロスにエポキシ樹脂等を含浸させたシート（プリプレグ）を積層したものやポリイミドフィルム、ポリエステルフィルム等を絶縁層とし、その表面に導電層として18～75μm程度の厚さの銅箔を熱圧着した銅張積層板が汎用されている。

これらの銅張積層板において、金属である銅箔と高分子材料層（絶縁層）との密着性を確保するために、高分子材料層表面に特殊な表面処理（プラズマ処理等）を施したり、あるいは銅箔表面を電気化学的に粗化したりすることが一般に行われている。

この他、密着性の向上のためには、高分子材料層と銅層の間に、クロム、ニッケル等の異種金属のアンカー層を形成することも試みられている。

## 〔発明が解決しようとする課題〕

しかしながら、上記のような従来の回路基板用素材板において、高分子材料層や銅層の接着面に表面処理を施すといった方法では、両者の十分な密着性が確保されないという問題があった。

即ち、回路基板を製造するにあたっては、回路形成のためのエッチング、銅等の表面メッキを施すための薬品処理、穴開け加工等の物理加工、半田フェーシング等の加熱処理等において種々の化学的・物理的な負荷が素材板に加わることとなるが、従来の回路基板用素材板では高分子材料層と

銅層の密着力が不十分なため、これらの工程を経るなかで高分子材料層と銅層の間に剝離が生じやすい。また、製造工程中だけでなく、電子部品を実装する際の加熱工程や、あるいは電子機器に組み込まれてからの経時変化によって剝離が生じる危険性もある。このような高分子材料層と銅層の密着性の問題は、回路の細密多層化・高密度実装化が進む今日、信頼性の上からも増々重大な問題となっている。

一方、高分子材料層と銅層の間に、クロム、ニッケル等の異種金属のアンカー層を設ける方法では、ある程度の密着性が確保されるものの、銅箔だけの場合と同じ条件ではエッチングできず、アンカー層のエッチング工程が繁雑となる上、特別な排水処理設備が必要となるという問題があり、実用的ではない。

この発明は、かかる点に鑑みてなされたものであり、高分子材料層と銅層の密着性に優れ、かつ回路形成も容易である回路基板用素材板を提供することを目的とするものである。

ム、ポリエステルフィルム、エチレン・フロロニチレン共重合体フィルム等からなる高分子材料層の表面に、1000 Å 以下（特に5 ~ 300 Å が好ましい）の窒化銅の薄膜を付着させる。通常、この素材板は曲率半径100 mm程度に曲げられ巻取られるので、この際にクラックの発生を避けるため1000 Å 以下が望ましい。また、窒化銅の均一なスパッタを行うためには5 Å 以上が必要であるが、300 Å 以上となるとスパッタ時の熱にて素材にカールを生じることがある。

この窒化銅層は、蒸着、CVD（化学的気相成長法）、ゾルゲル法等のセラミック膜形成方法等によって形成されるが、特に、銅をターゲット、窒素ガスをキャリアガスとして用いた反応性スパッター蒸着法によって形成することが好ましい。この際、高分子材料層にポリイミドフィルムを用いると、より良好な結果が得られる。また、高分子材料層の表面に対して、窒素ガス、酸素ガス、アルゴンガス等のプラズマ処理を行なうことによって窒化銅層の密着性を高めることができる。こ

【課題を解決するための手段】

本発明の回路基板用素材板は、上記の課題を達成するために、前記高分子材料層と銅層の間に窒化銅層を形成したものである。

なお、本明細書においては、便宜上、回路基板用素材「板」としているが、リジッド回路基板用だけでなくフレキシブル回路基板用の素材となるものも含む意味であることは言うまでもない。

【作用】

本発明の回路基板用素材板においては、高分子材料層と銅層の間に設けられた窒化銅層が両者の密着力を高める機能を果たし、回路基板形成の際の錫メッキ等の置換メッキにおける過酷な条件での薬品処理を含む各種薬品処理や加熱処理、物理的衝撃によってもその密着力の低下が少ない。また、窒化銅層はその上の銅層と同様な条件で良好なエッチングを行なうことができ、排水処理も既存の設備をそのまま利用できる。

本発明の回路基板用素材板を製造するには、まず、ガラス・エポキシシート、ポリイミドフィル

のとき、窒素ガスのプラズマ処理を採用すれば、キャリアガスが同一となるため、窒化銅層を形成する際の反応性スパッター蒸着法と一体の真空系のインラインプロセス化が可能である。

次に、上記のようにして形成した窒化銅層の上に、蒸着法、メッキ法及びそれらの組み合わせによって銅層を形成させるが、スパッター蒸着法にて0.1 ~ 1 μm の膜厚とし、その後必要に応じて電気メッキを行なうことが望ましい。また、窒化銅層の表面に窒素ガス、酸素ガス、アルゴンガス等のプラズマ処理を行なうことにより、窒化銅層と銅層の密着性を高めることができる。

なお、本発明の回路基板用素材板の製造方法は、上述した方法に限られるものではなく、銅箔等の銅層上に窒化銅層を形成しておき、その後、キャストニング法等によってポリイミド等からなる高分子材料層を設けても良い。

【実施例】

第1図(a) ~ (d) は本発明実施例による回路基板用素材板の製造工程を示す断面図である。

本実施例においては、高分子材料層としての50 $\mu\text{m}$ 厚のポリイミドフィルム1(商品名:カプトン200H、米国デュボン社製)を用い、このポリイミドフィルム1の表面にアルゴンプラズマ処理を施した後(第1図(a))、銅をターゲット、窒素をキャリアガスとして反応性スパッター法により200 $\text{\AA}$ の窒化銅層2を設けた(第1図(b))。その後、アルゴンをキャリアガスとしたスパッター法により窒化銅層2上に1 $\mu\text{m}$ の銅層3を設けた(第1図(c))。そして、更にその上に電解メッキを施し、スパッター法による銅層3と電解メッキによる銅層4の全体の厚さを35 $\mu\text{m}$ として、第1図(d)に示されるような回路基板用素材板を作製した。

次に、上記のようにして作製した回路基板用素材板について、ポリイミドフィルム1と銅層3、4間の剥離試験を行なったところ、10 $\text{mm}$ 幅当り1.8kgの引き剥がし強さが得られた。

また、比較品として、窒化銅層を形成しない以外は上記の実施例品と同様の構成の回路基板用素

ミドと導体間に一部剥離が発生し、また粘着テープの貼着・剥離試験では導体はフィルムから全面剥離してしまった。

#### [発明の効果]

以上のように、本発明の回路基板用素材板は、高分子材料層と銅層の間に窒化銅層が設けられているので、両者の密着性が従来に比べて大幅に向上しており、回路形成の際の薬品処理、物理加工、熱処理、更には部品実装工程等の後加工においても密着性の低下が少なく、高分子材料層と銅層の剥離が生じにくい。

また、本発明の回路基板用素材板は、銅層だけの従来品と同様な条件でエッチングを行なうことができ、新たに特別な排水処理を行なう必要もないので、既存の設備を使用して容易に回路形成することができるという利点もある。

絶縁層(高分子材料層)と導体層(銅層)の密着性に優れた本発明の回路基板用素材板は、回路の細密多層化・高密度実装化が進む今日、工業的価値は大である。

材板について、剥離試験を行なったところ、10 $\text{mm}$ 幅当り0.8kgと実施例品のものの半分以下の引き剥がし強さしか得られなかった。

また、得られた回路基板用素材板に、フォトリソグラフィにて導体幅50 $\mu\text{m}$ 、導体間ピッチ100 $\mu\text{m}$ の回路パターンを形成した。この工程は、アルカリ現像タイプのレジストを使用し、1.1.1トリクロロエタンにて現像処理を行い、塩化第2鉄水溶液にて銅及び窒化銅のエッチングを行ない、アセトンにてレジストの剥離処理を行ない、塩酸とテトラフルオロホウ酸による酸性の塩化第1錫水溶液を主成分とした無電解錫メッキを行なった。かかる工程中、ポリイミドフィルムと導体間に剥離の発生はなかった。また、作製された回路パターンについて500g/cm<sup>2</sup>に相当する粘着テープの貼着・剥離試験を行なったが、両者間の剥離は生じなかった。

一方、比較のため、窒化銅層を介在させずに作製した回路基板用素材板について同様の工程を施したところ、回路パターンの作製工程中にポリイ

#### 4. 図面の簡単な説明

第1図(a)～(d)は本発明実施例による回路基板用素材板の製造工程を示す断面図である。

#### [主要部分の符号の説明]

- 1…ポリイミドフィルム(高分子材料層)
- 2…窒化銅層
- 3…スパッター法による銅層
- 4…電解メッキによる銅層

代理人 弁理士 佐藤 正年

第 1 図

